

طرح درس سیستم دیجیتال ۱

دانشکده مهندسی
گروه مهندسی برق و کامپیوتر
طرح درس "سیستم دیجیتال ۱" (۲ واحد)
مدرس: دکتر احمد حاتم
مقدمه

هدف از این درس آشنایی با اصول و تحلیل و طراحی مدارهای منطقی دیجیتال ترکیبی یا ترتیبی، طراحی سیستمی توسط مدارهای مجتمع قابل برنامه ریزی (PLD) و زبان توصیف سخت افزار است.
منبع اصلی

Digital Design, With an Introduction to the Verilog HDL, VHDL, and System Verilog, Sixth Edition (2018),
M. Morris Mano, Michael D. Ciletti

منابع فرعی

Digital Logic Circuit Analysis and Design; Nelson, et. al

Digital Electronics Principles, Devices and Applications , Anil K. Maini

Fundamentals of Digital Logic with VHDL Design , Stephen Brown and Zvonko Vranesic.

موضوعات مورد بررسی

| تعداد تقریبی جلسات | مبحث |
|--------------------|--|
| ۳ | تبدیل مبنایها و مفاهیم سیستمهای اعداد |
| ۲ | جبر بول و انواع روشهای ساده سازی توابع بولی |
| ۲ | گیت‌های منطقی و روشهای ساده سازی |
| ۳ | مدارهای ترکیبی |
| ۲ | مدارهای ترتیبی سنکرون |
| ۲ | تحلیل و طراحی مدارهای ترتیبی سنکرون |
| ۳ | معرفی ثبات ها و شمارنده ها |
| ۲ | معرفی حافظه ها و آرایه های منطقی (PLA , PAL) |
| ۱ | مرور تحلیل مدارهای ترتیبی آسنکرون |
| ۲ | معرفی زبانهای سخت افزاری |
| ۱ | مرور تکنولوژی های ساخت مدارهای مجتمع |

معیارهای ارزیابی:

- حضور کلاسی
- فعالیت کلاسی
- حل تمرین ها
- کوپیزهای طول ترم
- امتحان میانترم
- امتحان پایانترم
- پروژه درسی